0254-6124/2024/44(6)-1147-08 *Chin. J. Space Sci.* 空间科学学报

XUE Guofeng, ZHOU Changyi, AN Junshe, WU Hao, WANG Tianwen. SEE Upset Characteristics of BRAM in 28 nm Bulk FPGA by Pulsed Laser Test (in Chinese). *Chinese Journal of Space Science*, 2024, **44**(6): 1147–1154. CSTR:32142.14.cjss.2024–0007. DOI:10.11728/cjss2024.06.2024–0007

28 nm 体硅工艺 FPGA BRAM 脉冲激光试验及翻转特性*

薛国凤[1,2] 周昌义[1] 安军社[1,2]
吴 昊[1,2] 王天文[1]

1(中国科学院国家空间科学中心 北京 100190)

2(中国科学院大学 北京 100049)

摘 要 针对 SRAM 型 FPGA 内部 BRAM 在轨出现翻转错误以及如何有效进行容错设计的问题, 提出了测试 BRAM 空间单粒子效应和多位翻转图样的方法. 多位翻转图样可以表征单次单粒子事件导致的 BRAM 中相邻单元的翻转特征, 进而用于分析逻辑字内是否存在多位翻转. 以 XC7K410T-FFG900 为研究对象, 分析其内部资源的组织结构, 采用脉冲激光试验测试 BRAM 的翻转特性. 通过试验测得 FPGA 内 BRAM 的翻转阈值以及在不同激光能量下的翻转截面, 并分析得到 BRAM 在不同能量照射下的多位翻转图样. 试验结果表明, BRAM 中单个单元翻转所占比例随激光能量的增加而降低, 而多单元翻转所占比例随激光能量的增加呈上升趋势. BRAM 在不同脉冲激光能量下可产生 2 bit 到 11 bit 的多单元翻转, 但通过错误注入试验验证, 该多单元翻转在单个字或者字节内并无多位翻转问题. 研究结果为提高 SRAM 型 FPGA 在航天应用中的可靠性提供了试验支持, 并依据 BRAM 的翻转特性给出了 SRAM 型 FPGA 在轨加固方法和建议.

关键词 单粒子效应, 脉冲激光, 多单元翻转 (MCU), BRAM 翻转图样, 单粒子翻转容错

中图分类号 V524

SEE Upset Characteristics of BRAM in 28 nm Bulk FPGA by Pulsed Laser Test

XUE Guofeng[1,2] ZHOU Changyi[1] AN Junshe[1,2]
WU Hao[1,2] WANG Tianwen[1]

1(*National Space Science Center*, *Chinese Academy of Sciences*, *Beijing* 100190)

2(*University of Chinese Academy of Sciences*, *Beijing* 100049)

Abstract In order to get a well-targeted Single Event Upset (SEU) mitigation for block RAM in

* 国家重点研发计划项目资助 (2022YFF0503900)

2024-01-09 收到原稿, 2024-03-01 收到修定稿

©The Author(s) 2024. This is an open access article under the CC-BY 4.0 License (https://creativecommons.org/licenses/by/4.0/)

SRAM based FPGA, a method is proposed for researching the Single Event Effect (SEE) characteristics of FPGA and get the Multiple-Cell Upset (MCU) pattern which reveal the upset mode of adjacent cells in BRAM. Pulsed laser tests were performed on 28 nm bulk Kintex-7 XC7K410T-FFG900 FPGA after analyzing the structure of configurable frame in Kintex-7 serial FPGA. The Single-Cell Upset and Multiple-Cell Upset induced by pulsed laser were observed during the test, and the cross section under different laser energy was tested. Besides, the Multiple-Cell Upset patterns of BRAM in FPGA were analyzed. The result shows that the proportion of Multi-Cell Upset climbs up with the increasing laser energy, while the proportion of Single-Cell Upset goes in the opposite way. Two to eleven bits Multiple-Cell Upset may be induced by one pulsed laser without Multiple-Bit Upset in any logical word or byte according to the error injecting test result. Some SEE mitigation methods were suggested according to the results of SEE tests to improve the reliability of SRAM based FPGA in space application.

Key words Single event effect, Pulsed laser, Multiple-Cell Upset (MCU), BRAM upset pattern, SEU fault-tolerant

0 引言

SRAM 型 Field-Programable Gate Array (FPGA) 在航天工程中得到了广泛应用, 但基于 SRAM 工艺的 FPGA 更易受空间能量粒子的影响, 从而产生单粒子翻转错误. 某卫星载荷 2015－2017 年在轨出现的单粒子异常中, Block RAM (BRAM) 参数单粒子异常占比为 42.9%[1]. 近期另一型号卫星在轨下传载荷数据时出现大量误码, 分析其原因可能是存放在 BRAM 区的“数据位–地址交织表”受单粒子效应影响被异常改写. FPGA 在轨翻转错误使得其内部资源的单粒子效应及其加固方法成为航天工程重点关注的课题之一. 随着器件工艺尺寸的减小, 导致 FPGA 内部 RAM (CLB 或 BRAM) 单元翻转所需能量变小, 甚至电子也可诱发 28 nm FPGA 内部逻辑位翻转[2]. 另外, 能量粒子入射后可在通过路径上造成直径约为 2 μm 的空间电荷分布, 相当于一个 0.18 μm SRAM 单元的宽度. 因此, 垂直入射的单个粒子可造成 65 nm SRAM 最多 9 个单元的翻转[3]. 而 28 nm SRAM 单元的长度仅约为 0.35 μm, 即垂直入射的单个粒子可造成最多 25 个单元的翻转. 由此可见, 在进入纳米级工艺后, 有必要开展 SRAM 型 FPGA 多位翻转的研究. 此前对 SRAM 型 FPGA 开展了重离子、电子以及质子辐照试验[4–8]. 已有的试验测试中, 对于 CLB, IO, BRAM 等资源的翻转阈值和截面研究较多, 但是尚无 BRAM 的翻转图样测试. 对不同能量等级下 BRAM 翻转图样的研究可指导多位翻转容错加固方案设计.

相比重离子试验, 通过脉冲激光可对较小的指定区域进行多次重复扫描, 有利于只研究 BRAM 的翻转特性而尽量不影响 FPGA 内部其他资源. 因此, 这里采用脉冲激光模拟单粒子, 对 28 nm Kintex-7 FPGA BRAM 进行扫描试验, 分析 BRAM 组织及其多位翻转的图样, 为 SRAM 型 FPGA 从 RTL 级别进行设计加固提供依据. 为方便描述, 对单位翻转和多位翻转的定义如下.

Single-Cell Upset (SCU): 同一个粒子或脉冲激光导致一个 bit 的翻转.

Multiple-Cell Upset (MCU): 同一个粒子或脉冲激光导致多个 bit 的翻转. 这些翻转位可能分布在不同的逻辑字中.

Multiple-Bit Upset (MBU): 同一个粒子或脉冲激光导致的一个逻辑字中多个 bit 的翻转.

1 脉冲激光试验

1.1 被测芯片及 BRAM 组织

试验样品选用 Xilinx 公司 28 nm 体硅工艺的 SRAM 型 FPGA XC7 K410 T-FFG900-2. 其核心工作电压为 1.0 V, 倒装封装. 倒装芯片的硅衬底厚度达几百微米, 相比射程有限的重离子, 倒装芯片更适合脉冲激光背部辐照[9]. 试验前使用酸性溶液腐蚀器件盖板, 开盖后采用脉冲激光照射到芯片有源区.

Kintex-7 系列 FPGA 基于 ASMBL (Advanced Silicon Modular Block) 架构[10], 其内部资源如图 1 所示[10], 其中紫色为 Slice, 绿色为 BRAM. 从图 1 可

以看出, FPGA 内部所有资源均按列排布, 同一列类型相同. 每列资源的功能及数据值由若干配置帧决定. XC7 K410 T FPGA 中用于配置器件的配置文件共有 39297 帧, 每帧 101 字 (3232 bit)[11]. 通过工程生成的 location file 以及 JTAG 回读配置文件, 可以找出 BRAM 所在帧的位置以及 BRAM 中每个 bit 的数据值.

试验采用对比激光扫描前后的回读文件判定是否翻转. 按照 location file 定位位置对比 BRAM 的数据值, 通过分析得到 BRAM 在 frame 中的具体位置, 如图 2 所示. 每一列代表一个帧, 相同颜色代表同一个 BRAM. 在设计中例化四块 36 kbit BRAM、位宽 8 bit, 其物理坐标分别为 X0 Y12～X0 Y15. BRAM 数据平均分布在 128 帧中, 每帧含 288 bit, 分为上下两部分, 中间间隔 32 bit 的其他配置数据. X0 Y12～X0 Y14 依次相邻, X0 Y14 和 X0 Y15 间隔了 32 bit 其他数据. 每个 BRAM 在一帧的 top 144 bit 和 bottom 144 bit 分别是用户例化的 BRAM 逻辑数据的奇数位和偶数位, 并且奇偶数位分别在各自内部进行了位交错.

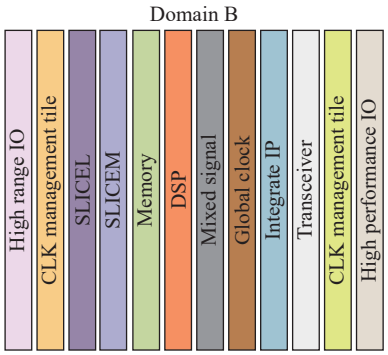


图 1 Kintex-7 系列 FPGA 资源结构

Fig. 1 Structure of Kintex-7 FPGA resources

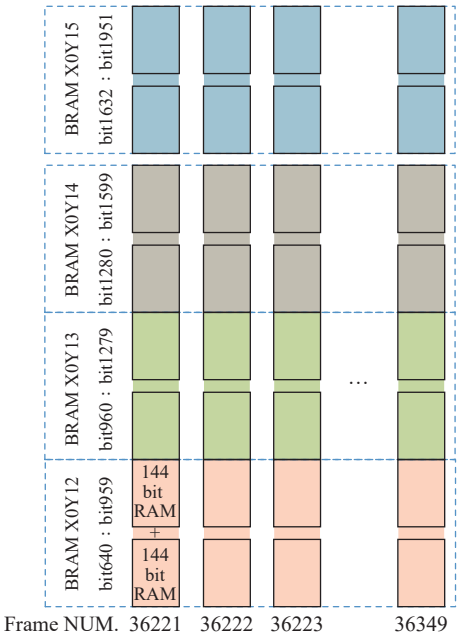


图 2 BRAM 在 frame 中的组织结构

Fig. 2 Layout of BRAM in frames

1.2 试验装置

试验采用皮秒脉冲激光单粒子效应试验装置实现. 试验系统原理如图 3 所示. 脉冲激光垂直入射到被测器件, 其波长为 1064 nm, 脉冲宽度 25 ps, 光斑直径 2 μm. 该装置可实现等效重离子 LET 为 0.1～120 MeV·cm^2·mg^{-1}. 脉冲激光通过光电效应在 Si 中产生电子空穴对, 与重离子辐射效应最终产生单粒子翻转的效应一致[12]. 脉冲激光能量等效重离子 LET 值使用如下公式计算[13–15]:

$$E_{\mathrm{LET}} = \frac{e_{\mathrm{f}}}{\rho} \cdot \frac{\mathrm{d}E_{\mathrm{eff}}}{\mathrm{d}x}. \tag{1}$$

式中, e_{f} 为重离子和 1064 nm 激光分别产生一个电子–空穴对所需能量的比值; ρ 为 Si 材料的质量密度, 均为常数; E_{eff} 为激光到达有源区触发单粒子效应的有效能量.

为了尽可能无差别地使被测 BRAM 中的每个单元都能接受到激光照射, 设置试验装置最小步距为 3 μm, 对应激光注量为 1×10^7 cm^{-2}, 激光频率为 1 kHz, 三维移动台移动速度为 3000 μm·s^{-1}. 试验中脉冲激光扫描路径如图 4 所示. 若 BRAM 单元出现

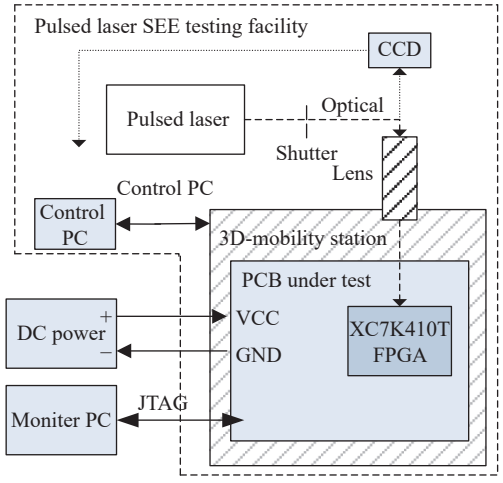


图 3 试验系统原理

Fig. 3 Diagram of the experiment system

翻转, 则翻转位置可能位于扫描轨迹上. 试验现场如图 5 所示.

1.3 试验方法及步骤

试验按照图 6 所示流程进行. 试验前依据 FPGA 设计所用资源的范围, 结合器件尺寸确定扫描位置. 初始等效激光能量 E_{eff} 设置为 140 pJ, 扫描后回读 FPGA 配置数据并与扫描前的数据进行对比 (after_xx_pj.rbd 和 before.rbd). 按位比较, 出现不同则判为翻转. 若未发生翻转, 则增加激光能量再次扫描; 若发生翻转且无锁定现象, 则通过 JTAG 重新下载 bit 流配置 FPGA 以消除错误累积因素. 重复试验, 直到激光能量增大到 1 nJ 后停止试验. 脉冲激光扫描过程中, 如果出现电流缓慢增加且停止扫描后不能恢复的现象, 则判定为出现锁定, 需要对被测器件断电重启后再重新开始测试.

针对 CLB 的翻转特性已开展了一些研究, 但对 BRAM 的翻转图样研究相对较少. 本试验以 BRAM 翻转特性为研究重点. 因此, 在 BRAM 出现翻转后调整激光扫描位置, 只在例化的 X0 Y12～X0 Y15 BRAM 所在区域进行扫描.

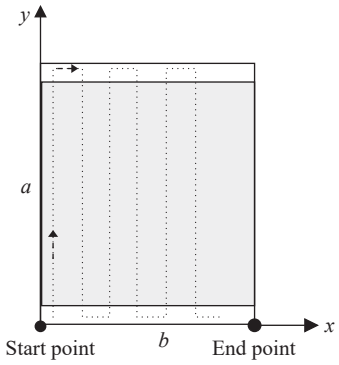


图 4 脉冲激光试验扫描路径

Fig. 4 Pulsed laser scan route

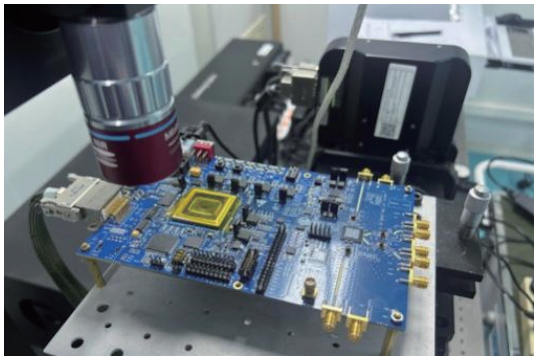


图 5 脉冲激光试验现场

Fig. 5 XCF7 K410 T test board during pulsed laser testing

2 试验结果分析

脉冲激光试验过程中观察到 CLB 和 BRAM 的单位翻转以及多位翻转, 但是试验过程中并未观测到文献 [8] 中描述的微锁定和单粒子功能中断现象, 其原因是激光试验扫描范围控制在较小部分的 BRAM 区域, 而并未对会发生微锁定的 VccAUX 电源产生影响. 本文重点关注 BRAM 多位翻转特性, 因此主要分析 BRAM 的翻转截面和翻转图样.

2.1 BRAM 翻转截面

激光能量为 220 pJ 时检测到 CLB 出现 SCU, 数量为 3 个, 250 pJ 时 CLB 出现连续多位翻转. BRAM 区在激光能量为 350 pJ 时出现 SCU. 因此, CLB 和 BRAM 的翻转阈值分别为 220 pJ 和 350 pJ, 等效重离子 LET 分别为 2 MeV·cm^2·mg^{-1} 和 3 MeV·cm^2·mg^{-1}. 测试所得 CLB 阈值与文献 [4] 的 2.66 MeV·

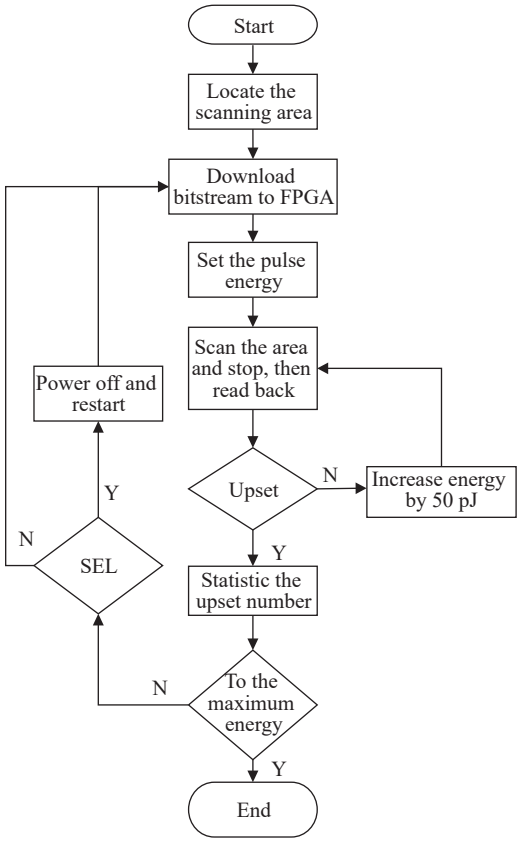


图 6 脉冲激光试验流程

Fig. 6 Flowchart of pulsed laser test

$cm^2 \cdot mg^{-1}$ 以及文献 [8] 的 1.9 $MeV \cdot cm^2 \cdot mg^{-1}$ 基本一致. 然而文献 [8] 使用重离子辐射测试 BRAM 的翻转阈值约为 0.8 $MeV \cdot cm^2 \cdot mg^{-1}$, 而在文献 [4] 中使用低能量质子未观察到翻转, 使用高能质子辐射时才观测到翻转. 由此说明 BRAM 单元对于不同种类能量粒子的翻转阈值不同.

根据 BRAM 资源结构的组织, 设计了 BRAM 翻转位搜索算法, 统计 X0 Y12～X0 Y15 四块 BRAM 中的翻转总数, 并定义 BRAM 区域单粒子翻转截面为

$$\sigma = \frac{n}{FN}. \tag{2}$$

其单位为 $cm^2 \cdot bit^{-1}$. 式中, n 为翻转总个数, 包括 SCU 和 MCU; F 为单位面积内注入的脉冲激光个数 (即激光注量); N 为扫描区域内 BRAM 的总容量 (含奇偶校验位).

根据试验统计数据, 单粒子翻转截面曲线如图 7 所示. 激光能量为 350 pJ 时, 翻转截面为 1.81×10^{-12} $cm^2 \cdot bit^{-1}$. 激光能量为 1 nJ (等效重离子 LET 值约为 9 $MeV \cdot cm^2 \cdot mg^{-1}$) 时, 翻转截面为 2.39×10^{-9} $cm^2 \cdot bit^{-1}$.

2.2 BRAM 翻转图样

为验证 BRAM 内各个 bit 的物理布局, 首先采用较低能量的激光扫描, 使其产生均匀翻转. 当能量为 350 pJ 时观察到 BRAM 出现 2 个 SCU. 但能量为 350 pJ 和 400 pJ 时 BRAM 翻转数量较少. 当激光能量增加到 450 pJ 时, 观察到 BRAM 有比较均匀的 1 bit 翻转. 28 nm 工艺存储器 cell 面积约为 0.126 μm^2, 即每个 cell 长度约为 0.35 μm, 激光步距设置为 3 μm, 则两个翻转的存储单元之间相距约 8～9 个 cell. 分析翻转分布位置和脉冲激光扫描点基本重合, 如图 8 所示.

结合 Xilinx UG473[16], BRAM 可以按照 1 bit 寻址. 因此, 验证了 BRAM 的结构为如图 9 所示的矩阵形式, 每个小方块代表一个存储器单元 (1 bit). 其中列地址为帧号, 而行地址为帧内偏移地址.

根据该物理布局, 一个 BRAM 在第 n 帧中的 top 144 位以及 bottom 144 位数据除帧内 bit 相邻

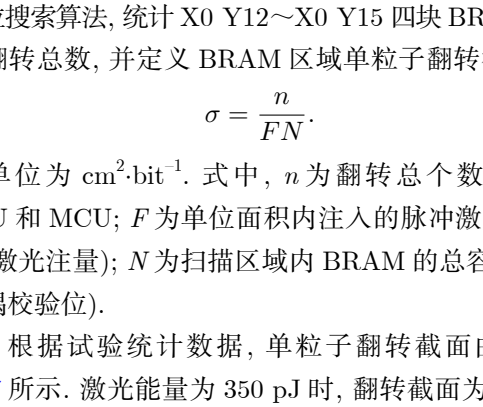


图 7 BRAM 的 SEU 翻转截面

Fig. 7 Cross section of BRAM SEU

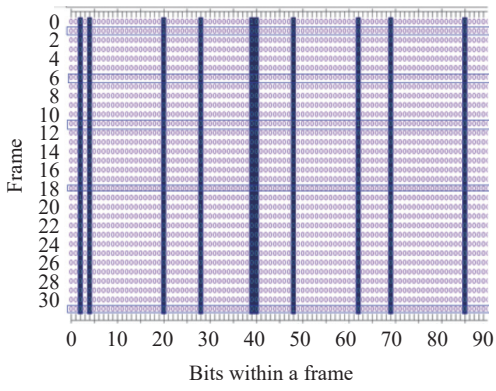


图 8 450 pJ 时 BRAM 翻转位分布

Fig. 8 Distribution of upset in BRAM under 450 pJ energy

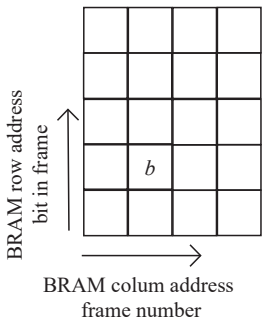


图 9 BRAM 物理布局

Fig. 9 Physical layout of BRAM

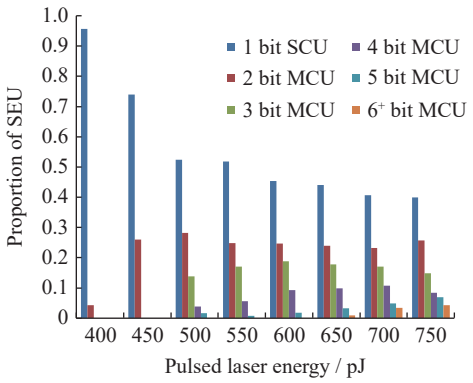


图 10 BRAM 中 SCU 和 MCU 的占比

Fig. 10 Proportion of SCU and MBU in BRAM

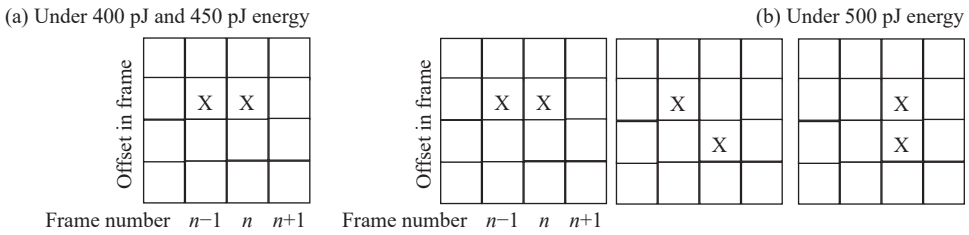


图 11 BRAM 的 2 bit MCU 图样

Fig. 11 2 bit MCU upset pattern in BRAM

外, 与其 n+1, n–1 帧在物理上也是相邻的. 由此可以统计出 Xilinx 28 nm Kintex-7 FPGA 的 BRAM 中 SCU 和 MCU 所占比例如图 10 所示. 其中橙色为 6 bit 及以上 MCU 所占的比例.

从统计结果可以看出, 随着激光能量的增加, SCU 的比例呈下降趋势, 而 MCU 比例上升. 当能量为 350 pJ 时, SCU 占比为 100%. 为更好表示高能量时其他多位翻转的比例, 350 pJ 并未在图 10 中列出. 400 pJ 时, 出现 2 bit MCU, 占比约为 4.34%. 400 pJ 及 450 pJ 的 2 bit MCU 为相邻帧的连续翻转. 翻转图样如图 11(a) 所示.

500 pJ 时, 除帧间 2 bit MCU 外, 出现帧内 2 bit MCU, 最大 MCU 为 5 bit. 2 bit MCU 图样如图 11(b) 所示. 3～5 bit MCU 的翻转图样如图 12 所示.

随着能量的增加, 单个脉冲激光导致的 MCU 占比增加, 帧间翻转最多连续 4 bit, 帧内相邻位翻转最多 3 bit. 图 13 为 550 pJ～1 nJ 时的最大 MCU 翻转图样.

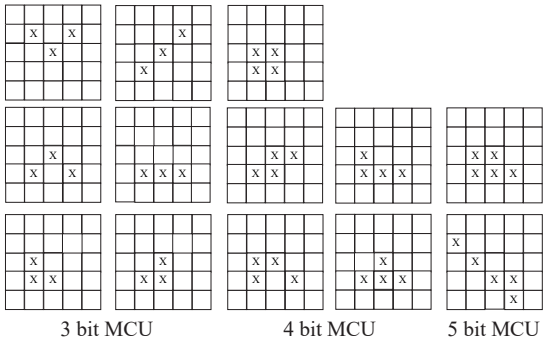


图 12 500 pJ 时 BRAM 中的 MCU 翻转图样

Fig. 12 MCU upset patterns in BRAM under 500 pJ energy

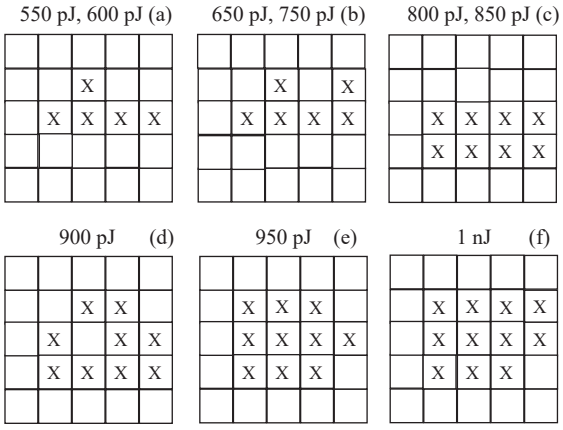


图 13 不同能量下 BRAM 中的最大 MCU 翻转图样

Fig. 13 Maximum MCU upset pattern in BRAM under different energy

3 BRAM 容错设计及验证

3.1 BRAM 容错方法建议

航天工程中, 针对 SRAM 型 FPGA 采用在轨刷新结合三模冗余的方法已被证明对 CLB 的抗单粒子翻转是行之有效的策略. 但通常被刷新的模块并不包括 BRAM. 并且由于 BRAM 容量较大不适合使用三模冗余的方式进行加固.

由 1.1 节分析可知, Xilinx 综合及布局布线软件已将同一个逻辑字中的相邻位进行了位交错. 即物理相邻并不代表逻辑相邻. 将 2.2 节中所测 MCU 图样依次注入 bit 流文件中, 回读结果表明, 试验中所测得的所有 MCU 均非 MBU(64 bit 或 8 bit 字节内), 只有在多个脉冲激光累积错误情况下才可能会导致同一个字/字节中出现多位翻转. 基于以上原因, 这里针对 SRAM 型 FPGA 的 BRAM 在航天应用中抗单粒子的加固处理措施分类如下.

(1) 若 BRAM 中存储的是固定 (或被改写频率小) 的关键数据, 则必须增加“检二纠一”的校验码防护, 并增加系统维护功能, 定时读回数据, 发现错误并更新, 避免因错误累积而超出检纠码的检错范围.

(2) 若 BRAM 作为缓冲单元使用, 由于其数据是动态变化的, 仅增加“检二纠一”码, 无需回写和系统维护.

(3) 用户无需从逻辑层面再进行位交错设计, 避免同综合软件的位交错重复, 同时避免额外的延时.

3.2 BRAM 容错验证

针对 BRAM 存储固定参数采用检纠错码和自动系统维护的加固方式, 其加固系统原理如图 14 所示. 系统主要由写控制和编码、读控制和译码、BRAM 信息位存储区以及 ECC 存储区几个模块组成. 写控制和编码模块主要负责数据的写入和校验码的生成; 读控制和译码模块实现数据的读出和校验, 若检测到错误则自动纠正, 并同时使能回写, 即实现 read-modify-write 的功能. ex_maintenance 信号用于控制多路选择器切换写控制模块的数据地址来源, 从而在不影响上层应用程序写 BRAM 数据的情况下回写纠正后的数据.

依据 2.2 节错误图样依次向 BRAM 随机地址注入错误, 并启动系统维护功能. 运行结果如图 15 所示. 从图 15 的波形中可以看出, 在系统维护过程中发现在 0x020～0x02f (图 15 中 A1 点) 这 16 个地址的数据均有 1 bit 可纠错误 (sbiterr 指示为 1). ECC 纠正后读出正确值, 并通过回写修改 BRAM 中的数据. 当再次读到 0x020～0x02f (图 15 中 A2 点) 则无 sbiterr 报错. 读地址 0x120～0x12f (图中 B1 点) 同样发现 sbiterr 错误, 但由于此时禁止了系统维护回写功能, 当再次读该地址时 (图 15 中 B2 点), 依然出现 sbiterr 为 1.

代码编译后下载到 FPGA 上运行. 通过 PC 机串口写 BRAM, 并无差别地向每个地址都注入 1 bit 错误, 并使能系统维护功能. 读回数据显示, sbiterr 在第一遍读过程中为 1, 但数据正确. 后续重复读则 sbiterr 一直保持为 0, 表示无任何错误. 通过错误注入的方式验证了 BRAM 加固的正确性和有效性.

4 结论

通过脉冲激光试验, 研究了 28 nm 体硅工艺

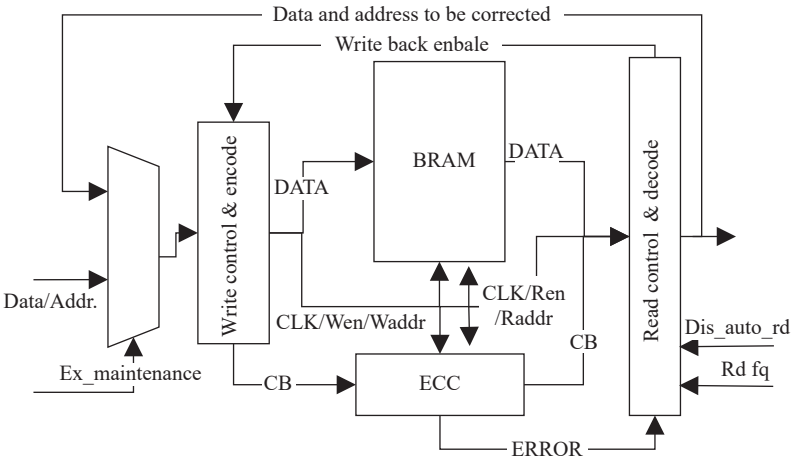


图 14 带 ECC 及系统维护功能的 BRAM 模块

Fig. 14 Diagram of BRAM control logic with ECC and system maintenance

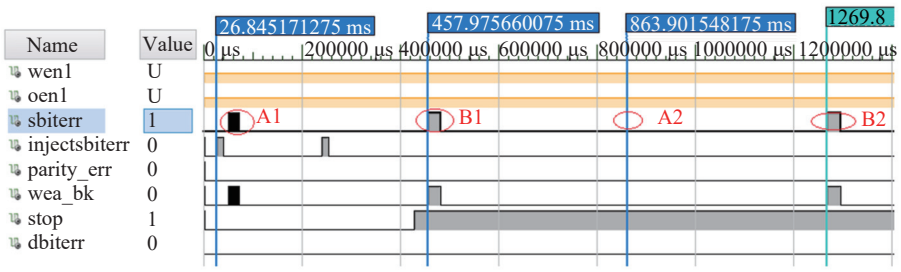


图 15 故障注入仿真波形

Fig. 15 Simulation waveform of error injecting

SRAM 型 FPGA 内部 BRAM 的单粒子效应, 试验测得 BRAM 翻转阈值以及多位翻转图样, 为对 FPGA 进行有效的抗单粒子翻转设计提供了试验依据, 避免因设计不足导致在轨翻转或者因过冗余设计而带来资源浪费和额外延时. 试验测试所得 BRAM 的翻转阈值和截面与国产 JFM7 K325 T-C 的翻转阈值和截面基本一致, 因此以上加固建议同样适用于 Kintex-7 系列 FPGA 的航天应用.

参考文献

[1] SUN Pengyue, LIU Xuhui, MAO Erkun, *et al.* BRAM anti-irradiation design method for satellite payloads using time-sharing refreshing and location constraint[J]. *Journal of National University of Defense Technology*, 2023, **45**(5): 231-236 (孙鹏跃, 刘旭辉, 毛二坤, 等. 利用分时刷新和位置约束的卫星载荷 BRAM 抗辐照设计方法 [J]. 国防科技大学学报, 2023, **45**(5): 231-236)

[2] TRIPPE J M, REED R A, AUSTIN R A, *et al.* Electron-induced single event upsets in 28 nm and 45 nm bulk SRAMs[J]. *IEEE Transactions on Nuclear Science*, 2015, **62**(6): 2709-2716

[3] ZHAO Yuanfu, WANG Liang, YUE Suge, *et al.* Single event effect and its hardening technique in nano-scale CMOS integrated circuits[J]. *Acta Electronica Sinica*, 2018, **46**(10): 2511-2518 (赵元富, 王亮, 岳素格, 等. 纳米级 CMOS 集成电路的单粒子效应及其加固技术 [J]. 电子学报, 2018, **46**(10): 2511-2518)

[4] WANG Z B, CHEN W, YAO Z B, *et al.* Proton-induced single-event effects on 28 nm Kintex-7 FPGA[J]. *Microelectronics Reliability*, 2020, **107**: 113594

[5] TONFAT J, KASTENSMIDT F L, ARTOLA L, *et al.* Analyzing the influence of the angles of incidence on SEU and MBU events induced by low LET heavy ions in a 28-nm SRAM-based FPGA[C]//Proceedings of the 2016 16th European Conference on Radiation and Its Effects on Components and Systems. Bremen: IEEE, 2016: 1-6. DOI: 10.1109/RADECS.2016.8093186

[6] WIRTHLIN M, LEE D, SWIFT G, *et al.* A method and case study on identifying physically adjacent multiple-cell upsets using 28-nm, interleaved and SECDED-protected arrays[J]. *IEEE Transactions on Nuclear Science*, 2014, **61**(6): 3080-3087

[7] PÉREZ-CELIS A, WIRTHLIN M J. Statistical method to extract radiation-induced multiple-cell upsets in SRAM-based FPGAs[J]. *IEEE Transactions on Nuclear Science*, 2020, **67**(1): 50-56

[8] LEE D S, WIRTHLIN M, SWIFT G, *et al.* Single-event characterization of the 28 nm Xilinx kintex-7 field-programmable gate array under heavy ion irradiation[C]//Proceedings of 2014 IEEE Radiation Effects Data Workshop. Paris: IEEE, 2014: 1-5. DOI: 10.1109/REDW.2014.7004595

[9] FENG Guoqiang, JIANG Yuguang, ZHU Xiang, *et al.* Comparison of multi-bit upset in FPGA induced by pulsed laser and heavy ions[J]. *Atomic Energy Science and Technology*, 2014, **48**(S1): 732-736 (封国强, 姜昱光, 朱翔, 等. 脉冲激光和重离子辐照 FPGA 产生的多位翻转效应的比较 [J]. 原子能科学技术, 2014, **48**(S1): 732-736)

[10] XILINX. UG474(v1.8), 7 Series FPGAs Configurable Logic Block[EB/OL]. 15-16. [2016-09-27]. https://docs.xilinx.com/v/u/en-US/ug474_7Series_CLB

[11] XILINX. UG470(v1.17), 7 Series FPGAs Configuration[EB/OL]. 100-100. [2023-12-05]. https://docs.xilinx.com/v/u/en-US/ug470_7Series_Config

[12] SHANGGUAN Shipeng, ZHU Xiang, CHEN Rui, *et al.* Experimental results of high current spike in Flash chip by pulsed laser[J]. *Journal of Beijing University of Aeronautics and Astronautics*, 2021, **47**(5): 961-966 (上官士鹏, 朱翔, 陈睿, 等. Flash 芯片电流"尖峰"现象的脉冲激光试验 [J]. 北京航空航天大学学报, 2021, **47**(5): 961-966)

[13] MA Y Q, HAN J W, SHANGGUAN S P, *et al.* SEE characteristics of COTS devices by 1064 nm pulsed laser backside testing[C]//Proceedings of 2018 IEEE Radiation Effects Data Workshop. Waikoloa: IEEE, 2018: 1-4. DOI: 10.1109/NSREC.2018.8584271

[14] HUANG Jianguo, HAN Jianwei. Calculation of LET in SEE simulation by pulsed laser[J]. *Science in China* (*Series G*), 2005, **48**(1): 113-121

[15] LI Sai, CHEN Rui, HAN Jianwei, *et al.* Sensibility of single event upset of hardened D flip-flop chain in 65 nm bulk silicon CMOS irradiated by pulsed laser[J]. *Spacecraft Environment Engineering*, 2021, **38**(1): 55-62 (李赛, 陈睿, 韩建伟, 等. 脉冲激光诱发 65nm 体硅 CMOS 加固触发器链的单粒子翻转敏感度研究 [J]. 航天器环境工程, 2021, **38**(1): 55-62)

[16] XILINX, UG473(v1.14), 7 Series FPGAs Memory Resources[EB/OL]. 33-33. [2019-07-03]. https://docs.xilinx.com/v/u/en-US/ug473_7Series_Memory_Resources

作者简介



薛国凤 女, 1984 年 6 月出生于陕西省西安市, 现为中国科学院国家空间科学中心高级工程师, 主要研究方向为空间综合电子技术.
E-mail: xueguofeng@nssc.ac.cn



周昌义 (通信作者) 男, 1965 年 8 月出生于湖北省汉川市, 现为中国科学院国家空间科学中心研究员, 博士生导师, 主要研究方向为空间综合电子技术.
E-mail: zhoucy@nssc.ac.cn